

\~15~

PAT-NO: JP02002064055A

DOCUMENT-IDENTIFIER: **JP 2002064055 A**

TITLE: METHOD FOR ALIGNMENT, METHOD FOR
INSPECTING OVERLAY, AND
PHOTOMASK

PUBN-DATE: February 28, 2002

INVENTOR-INFORMATION:

NAME	COUNTRY
SATO, TAKASHI	N/A
INOUE, SOICHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP2001168765

APPL-DATE: June 4, 2001

PRIORITY-DATA: 2000172077 (June 8, 2000)

INT-CL (IPC): H01L021/027, G03F001/08 , G03F009/00

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a method for alignment by which such high-accuracy alignment can be realized that errors caused by the aberration of a projection optical system used for pattern transfer and those caused by

working become equal to each other and, consequently, the positional deviations of all patterns become equal to each other, and to provide a method for inspecting overlay and a photomask used for these methods.

SOLUTION: At the time of successively forming alignment marks 41 and first and second overlay inspection marks 42 on a wafer 1 together with a device pattern by using first and second photomasks 21, the marks 41 and 42 are formed to have the partial dimension and shape of the device pattern or equivalent dimensions and shapes. Consequently, the marks 41 and 42 become to have positional deviation errors caused by the aberration of an exposing optical system used for pattern transfer and the positional deviation errors caused by the succeeding working. Therefore, high-accuracy alignment and positional correction can be realized by accurately grasping the positional deviations of the marks 41 and 42.

COPYRIGHT: (C)2002,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-64055

(P2002-64055A)

(43)公開日 平成14年2月28日(2002.2.28)

(51)Int.Cl. ⁷	識別記号	F I	テマコード(参考)
H 0 1 L 21/027		G 0 3 F 1/08	N 2 H 0 9 5
G 0 3 F 1/08		9/00	H 5 F 0 4 6
9/00		H 0 1 L 21/30	5 0 2 M
			5 0 2 P
			5 2 2 Z

審査請求 未請求 請求項の数16 O L (全 13 頁)

(21)出願番号 特願2001-168765(P2001-168765)
(22)出願日 平成13年6月4日(2001.6.4)
(31)優先権主張番号 特願2000-172077(P2000-172077)
(32)優先日 平成12年6月8日(2000.6.8)
(33)優先権主張国 日本(J P)

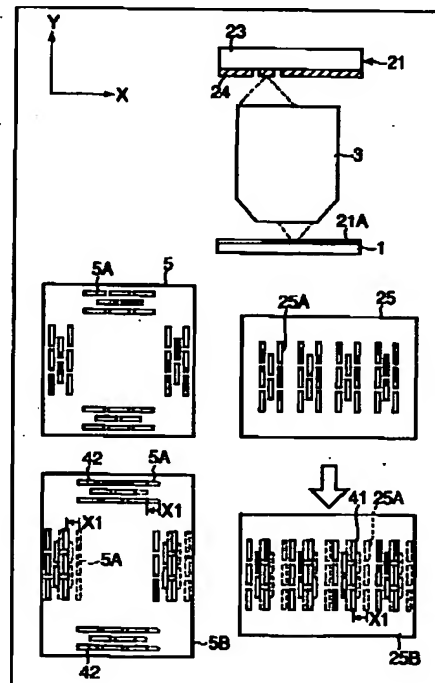
(71)出願人 000003078
株式会社東芝
東京都港区芝浦一丁目1番1号
(72)発明者 佐藤 隆
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内
(72)発明者 井上 壮一
神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内
(74)代理人 100058479
弁理士 鈴江 武彦 (外6名)
Fターム(参考) 2H095 BA02 BE03 BE09
5F046 AA25 EB02 FC04

(54)【発明の名称】 アライメント方法、重ね合わせ検査方法及びフォトマスク

(57)【要約】

【課題】 パターン転写の際用いる投影光学系の収差の影響による誤差や加工による誤差を同程度に受け、その結果、どちらのパターンの位置ずれ量も同じであるような高精度のアライメントが期待できるアライメント方法、重ね合わせ検査方法及びこれらの方法に用いるフォトマスクを提供することを目的とする。

【解決手段】 第1、第2のフォトマスク21を用いてアライメントマーク41および第1、第2の合わせずれ検査用マーク42をデバイスパターンとともにウエハ1上に順次形成する場合、これらのマークはいずれもデバイスパターンの一部または同等の寸法、形状を有する様に形成され、したがって、アライメントマーク41も合わせずれ検査用マーク42もどちらも、デバイスパターンと同程度にパターン転写の際用いる露光光学系の収差の影響による位置ずれ誤差やその後の加工による位置ずれ誤差を受け、その結果、位置ずれ量を正確に把握でき、高精度のアライメント、位置補正が実現される。



【特許請求の範囲】

【請求項1】 少なくとも第1のデバイスパターンと前記第1のデバイスパターンの一部または同等のパターン形状を有するアライメントマークとを含む第1のフォトマスクを用いてウエーハ上に前記第1のデバイスパターンとともに前記アライメントマークを形成するステップと、
前記アライメントマークに基づいて前記ウエーハ上に形成されたレジスト膜に対して第2のフォトマスクの位置決めを行うステップと、を具備するフォトマスクのアライメント方法。

【請求項2】 前記第1のデバイスパターンの1部または同等のパターン形状を有する第1の合わせずれ検査用マークを更に有する前記第1のフォトマスクを用いて、前記ウエーハ上に前記第1のデバイスパターンとともに前記アライメントマークおよび前記第1の合わせずれ検査用マークを形成し、
第2のデバイスパターンと、前記第2のデバイスパターンの一部または同等のパターン形状を有する第2の合わせずれ検査用マークを有する前記第2のフォトマスクを前記ウエーハ上に形成されたアライメントマークおよび前記第1の合わせずれ検査用マークに対して位置合わせを行い、

前記レジスト膜に前記第2のデバイスパターンとともに前記第1の合わせずれ検査用マークに関連する位置に前記第2の合わせずれ検査用マークの露光パターンを形成する、請求項1によるアライメント方法。

【請求項3】 互いに寸法、形状の異なる第1、第2のデバイスパターンエレメントを含む前記第1のデバイスパターンとともに、前記第1、第2のデバイスパターンエレメントに応じた寸法、形状の第1、第2のアライメントマークエレメントを含む前記アライメントマークが形成された前記第1のフォトマスクを用いて前記ウエーハ上に前記デバイスパターンとともに前記アライメントマークを形成し、
前記形成されたアライメントマークの第1、第2のアライメントマークエレメントの位置に基づいて前記ウエーハに対して前記第2のフォトマスクの位置決めを行う、請求項1によるアライメント方法。

【請求項4】 前記第1のアライメントマークエレメントは、前記レジスト膜の露光に用いる露光装置の光学系による露光位置ずれ量が、前記第2のアライメントマークの露光位置ずれ量より小さくなる寸法、形状を有する、請求項3によるアライメント方法。

【請求項5】 前記第1のフォトマスクは互いに寸法、形状が同等の第1、第2の合わせずれ検査用基準マークを有し、
前記第2のフォトマスクは前記第1の合わせずれ検査用基準マークと同等の寸法、形状を有して前記ウエーハ上に形成された前記第1の合わせずれ検査用基準マークと

関連づけて位置決めされる第1の検査マークと、前記レジスト膜の露光に用いる露光装置の光学系による露光位置ずれ量が前記第1の検査マークの露光位置ずれ量より大きくかつ前記第2の合わせずれ検査用基準マークと関連づけて位置決めされる第2の検査マークとを有し、
前記第2のフォトマスクに形成されたデバイスパターンの寸法、形状に応じて前記第1の合わせずれ検査用基準マークと第1の検査マークとの第1の組み合わせ、および前記第2の合わせずれ検査用基準マークと第2の検査マークとの第2の組み合わせを選択的に用いて前記第1、第2フォトマスクの露光位置補正を行う請求項2によるアライメント方法。

【請求項6】 前記第1のフォトマスクは、第1の合わせずれ検査用マークと、第1の基準パターンと、この第1の基準パターンに対して露光装置の光学系に起因する位置ずれの影響を大きく受ける前記第1のデバイスパターンの一部または同等の寸法、形状を有する第2の合わせずれ検査用マークとを有し、

前記第2のフォトマスクは、第2の基準パターンと、この第2の基準パターンに対して前記露光装置の光学系に起因する位置ずれの影響を大きく受ける前記第2のデバイスパターンの1部またはそれと同等の寸法、形状を有する第3の合わせずれ検査用マークと、前記ウエーハ上に形成された前記第1の合わせずれ検査用マークと関連づけて位置決めされる第4の合わせずれ検査マークとを有し、

前記第1、第4の合わせずれ検査用マーク相互間の第1の位置ずれ量と、前記第1の基準パターンと第2の合わせずれ検査用マーク相互間の第2の位置ずれ量と、前記第2の基準パターンと第3の合わせずれ検査用マーク相互間の第3の位置ずれ量との合計値を算出し、
前記合計値を用いて他のフォトマスクの露光位置補正を行う請求項2によるアライメント方法。

【請求項7】 少なくとも第1のデバイスパターンと、前記第1のデバイスパターンの一部または同等のパターン形状を有するアライメントマークとを含む第1のフォトマスクを用いてウエーハ上に前記第1のデバイスパターンとともに前記アライメントマークを形成し、
前記アライメントマークに基づいて前記ウエーハ上に形成されたレジスト膜に対して第2のフォトマスクを重ね合わせて露光し、
前記アライメントマークを用いて前記ウエーハに対する第2のフォトマスクの重ね合わせの精度を決定する、フォトマスクの重ね合わせ検査方法。

【請求項8】 前記第1のデバイスパターンの1部または同等のパターン形状を有する第1の合わせずれ検査用マークを更に有する前記第1のフォトマスクを用いて、前記ウエーハ上に前記第1のデバイスパターンとともに前記アライメントマークおよび前記第1の合わせずれ検査用マークを形成し、

第2のデバイスパターンと、前記第2のデバイスパターンの一部または同等のパターン形状を有する第2の合わせずれ検査用マークを有する前記第2のフォトマスクを前記ウエーハ上に形成されたアライメントマークおよび前記第1の合わせずれ検査用マークに対して位置合わせを行い、

前記レジスト膜に前記第2のデバイスパターンとともに前記第1の合わせずれ検査用マークに関連する位置に前記第2の合わせずれ検査用マークの露光パターンを形成する、請求項7による重ね合わせ検査方法。

【請求項9】 互いに寸法、形状の異なる第1、第2のデバイスパターンエレメントを含む前記第1のデバイスパターンとともに、前記第1、第2のデバイスパターンエレメントに応じた寸法、形状の第1、第2のアライメントマークエレメントを含む前記アライメントマークが形成された前記第1のフォトマスクを用いて前記ウエーハ上に前記デバイスパターンとともに前記アライメントマークを形成し、

前記形成されたアライメントマークの第1、第2のアライメントマークエレメントの位置に基づいて前記ウエーハに対して前記第2のフォトマスクの位置決めを行う、請求項7による重ね合わせ検査方法。

【請求項10】 前記第1のアライメントマークエレメントは、前記レジスト膜の露光に用いる露光装置の光学系による露光位置ずれ量が、前記第2のアライメントマークの露光位置ずれ量より小さくなる寸法、形状を有する、請求項9による重ね合わせ検査方法。

【請求項11】 前記第1のフォトマスクは互いに寸法、形状が同等の第1、第2の合わせずれ検査用基準マークを有し、

前記第2のフォトマスクは前記第1の合わせずれ検査用基準マークと同等の寸法、形状を有して前記ウエーハ上に形成された前記第1の合わせずれ検査用基準マークと関連づけて位置決めされる第1の検査マークと、前記レジスト膜の露光に用いる露光装置の光学系による露光位置ずれ量が前記第1の検査マークの露光位置ずれ量より大きくかつ前記第2の合わせずれ検査用基準マークと関連づけて位置決めされる第2の検査マークとを有し、前記第2のフォトマスクに形成されたデバイスパターンの寸法、形状に応じて前記第1の合わせずれ検査用基準マークと第1の検査マークとの第1の組み合わせ、および前記第2の合わせずれ検査用基準マークと第2の検査マークとの第2の組み合わせを選択的に用いて前記第1、第2フォトマスクの露光位置補正を行う請求項8による重ね合わせ検査方法。

【請求項12】 前記第1のフォトマスクは、第1の合わせずれ検査用マークと、第1の基準パターンと、この第1の基準パターンに対して露光装置の光学系に起因する位置ずれの影響を大きく受ける前記第1のデバイスパターンの一部または同等の寸法、形状を有する第2の合

わせずれ検査用マークとを有し、

前記第2のフォトマスクは、第2の基準パターンと、この第2の基準パターンに対して前記露光装置の光学系に起因する位置ずれの影響を大きく受ける前記第2のデバイスパターンの1部またはそれと同等の寸法、形状を有する第3の合わせずれ検査用マークと、前記ウエーハ上に形成された前記第1の合わせずれ検査用マークと関連づけて位置決めされる第4の合わせずれ検査マークとを有し、

10 前記第1、第4の合わせずれ検査用マーク相互間の第1の位置ずれ量と、前記第1の基準パターンと第2の合わせずれ検査用マーク相互間の第2の位置ずれ量と、前記第2の基準パターンと第3の合わせずれ検査用マーク相互間の第3の位置ずれ量との合計値を算出し、前記合計値を用いて他のフォトマスクの露光位置補正を行う請求項8による重ね合わせ検査方法。

【請求項13】 デバイスパターンと、このデバイスパターンの一部または同等の寸法、形状のアライメントマークと、

20 前記デバイスパターン形状の一部または同等の寸法、形状の合わせずれ検査用マークと、を具備するフォトマスク。

【請求項14】 寸法、形状の異なる2種類のパターンを有するデバイスパターン形状と、このデバイスパターン形状に対応して寸法、形状の異なる2種類の形状のマークが含まれるアライメントマークと、

前記デバイスパターン形状の一部が含まれる形状の合わせずれ検査用マークと、を具備するフォトマスク。

30 【請求項15】 デバイスパターン形状と、基準パターンと前記デバイスパターン形状の一部が含まれた形状のアライメントマークと、前記デバイスパターン形状の一部が含まれた形状の合わせずれ検査用マークと、を具備するフォトマスク。

【請求項16】 前記アライメントマークと合わせずれ検査用マークは夫々、前記デバイスパターン形状と同様の幅、長さを持った寸法である、請求項8乃至15に記載のフォトマスク。

40 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法において、リソグラフィー工程に用いるフォトマスクの重ね合わせを精密に行うアライメント方法、重ね合わせ検査方法及びこれらの方法に用いるフォトマスクに関する。

【0002】

【従来の技術】従来、半導体装置の製造方法では、シリコンなどの半導体のウェーハ上に複数のデバイスパターンを形成するために、20を越える異なったマスクパタ

ーンを半導体ウェーハ上に順次重ねて露光する。この露光のとき、露光装置はアライメントマークを用いて個々のマスクの位置決めを行い、この状態で、すでに半導体ウェーハ上に設けられている各チップ上のデバイスパターンに、次に形成すべきデバイスパターンが正しく重ね合わされた状態で形成されるか否かの重ね合わせずれ検査を行う。

【0003】この重ね合わせずれ検査は、シリコンなどのウェーハ上に形成された例えば第1層と、その後の工程で露光された第2層とにそれぞれ所定寸法、形状の合わせずれ検査用のマークを形成配置し、その相対位置ずれ量を検査装置で計測することで重ね合わせずれ量が決定されていた。このとき、合わせずれ検査用マークは、検査装置が容易に認識できるような形状が考えられていたため、通常はデバイスパターンより大きく形状も異なるものが用いられた。

【0004】図10は、ウェーハ上にデバイスパターンと共に形成された従来の典型的な合わせずれ検査用マークの平面図である。外側の長い方の2本のパターンの間隔が図示の如く $28\mu\text{m}$ であり、したがって、外側のパターンの長さもこの間隔とほぼ同じ寸法である。

【0005】ウェーハ上には、先に第1のフォトマスクによって形成された従来の合わせずれ検査用マーク101のパターンが内側に配置され、次いで外側には第2のフォトマスクによって形成された従来の合わせずれ検査用マーク102のパターンが配置されている。

【0006】ところが近年デバイスパターンの微細化が進んでくると、合わせずれ検査用マークとデバイスパターンが同時にパターン形成される場合において、双方が共に同程度に精度良くパターン形成することができないという問題が生じてきた。これは、合わせずれ検査用マークとデバイスパターンが同一寸法、同一形状でないことに起因している。即ち、リソグラフィーで用いられる露光光学系の収差や焦点位置の管理上の問題から、パターン形状に誤差が生じる以外に、この誤差の発生する程度がパターンの形状や寸法、及び密度によって異なるためである。

【0007】また、エッチングやCMP (Chemical Mechanical Polishing) 等の加工プロセスにおいてもパターン形状やパターンの疎密差の影響を受けて誤差が生じ易いことが分かって来た。

【0008】一方、図11は、ウェーハ上に形成されたデバイスパターンの一例である。パターン間のピッチは $0.35\mu\text{m}$ である。これは図10に示す検査用マークとはその形状や寸法が大きく異なる。

【0009】また更に、デバイスパターンは、同一層の中にあっても形状や寸法、密度等の異なるパターンが混在する場合がある。このような場合はパターンの違いにより誤差の発生場所、発生量に違いを生じる。この場合は、精密なパターン形成のためには、すべてのパターン

の位置、形状、寸法の誤差を計測した方が良いが、従来はそのような計測手段がなかった。

【0010】これと同様な問題は、合わせずれ検査用マークだけでなく、露光装置による露光時に、マスクのアライメント位置を見つけたために用いるアライメントマークにも生じている。アライメントマークとしてデバイスパターンの寸法、形状と大きく異なるマークを用いた場合、両者の誤差発生量に違いが生じるため、アライメントマークで位置合わせをすると、デバイスパターンの位置にずれが生じ、露光されるウェーハ上の実際のデバイスパターン位置を正しく認識することが難しいという問題が生じていた。

【0011】例えば、図12にウェーハ上に形成された従来のアライメントマークの平面図を示す。これもマークピッチが $12\mu\text{m}$ と大きく長い帯状で、図10に示した合わせずれ検査用マークと異なる寸法、形状であり且つ、図9に示したデバイスパターンとも形状や寸法等が大きく異なる。

【0012】

【発明が解決しようとする課題】従来、アライメントマークとデバイスパターンとが異なることから生じるアライメント誤差の問題を解決する手段として、アライメントマークの長さをデバイスパターン形状に近い長さに分割する方法が特開平9-102457号公報に開示されている。しかしながら、従来、上記合わせずれ検査用マークとアライメントマークとはそれぞれ別々に設計されていたため、図10及び図12から明らかなようにピッチなどが大きく異なり、両者のパターン寸法や形状は相互に関連のある形状にはできなかった。

【0013】このことは、リソグラフィーやその後の加工工程で生じるデバイスパターンに関して発生する誤差の程度が、それぞれのアライメントマークや合わせずれ検査用マークによって異なることを意味する。したがって、例えば形成されたアライメントマークに基づいて位置決めされたフォトマスクを用いてデバイスパターンを形成する場合、ウェーハ上のどの位置にどのような形状で形成されるかを精密に計測することが困難で、デバイスパターン誤差の発生原因となっていた。

【0014】以上のように、アライメントマーク、合わせずれ検査用マーク及びデバイスパターンの三者は、パターン形状、寸法、密度等のパターンの構成要素が異なるため、パターン形成時に生じる誤差の程度が三者三様に異なる。

【0015】例えばウェーハ上に第1層、第2層のように順次重ね合わせて多層構造を形成する際、高精度に重ね合わせることが困難であり、多層構造の半導体装置を形成するための重大な障害となっていた。

【0016】そこで、この発明はこのような事情によりなされたものであって、フォトマスクからウェーハへのパターン転写の際用いる露光装置の投影光学系の収差の

影響による誤差やその後の加工による誤差を同程度に受け、その結果、アライメントマークや合わせずれ検査用マークの位置ずれ量に対して、デバイスパターンの位置ずれ量も同じ程度になる結果、高精度のアライメントならびに位置補正が期待できるアライメント方法、高精度の重ね合わせ検査方法及びこれらの方法に用いるフォトマスクを提供することを目的とする。

【0017】

【課題を解決するための手段】この発明のフォトマスクを用いることにより、半導体装置の製造プロセスにおけるリソグラフィー工程において、所定のフォトマスクで露光したときに、そのフォトマスクの合わせずれ検査用マークとアライメントマークは、そのマスクの中に含まれるデバイスパターンの一部または同等の寸法、形状に構成することを特徴としている。

【0018】このように、アライメントマークも合わせずれ検査用マークもどちらも対応するフォトマスク中のデバイスパターンと同等の寸法、形状のパターンを含んでいるので、パターン転写の際用いる投影光学系の収差の影響による誤差や加工による誤差を夫々同程度に受ける。

【0019】その結果、いずれのパターンの位置ずれ量も同じ程度であるため高精度のアライメント、位置補正が期待できる。

【0020】また、本発明は、半導体装置の製造プロセス中のリソグラフィー工程において、第1のフォトマスク及び第2のフォトマスクを用いる場合、第1のフォトマスク上の合わせずれ検査用マークには、第1のフォトマスクを露光した際に生じる異なるパターン間での相対ずれ量が測定可能なマークを配置することを特徴とする。この異なるパターン間での相対ずれ量が測定可能なマークは、例えばデバイスパターン形状に対してずれ量の比較的小さい基準パターンと比較的大きい2種類のマークが組み合わされた配置となっている。

【0021】また、第1のフォトマスクと同様に、第2のフォトマスクに対しても、合わせずれ検査用マークには、第2のフォトマスクを露光した際に生じる異なるパターン間での相対ずれ量が測定可能なマークを配置することを特徴としている。そして、このマークも、デバイスパターン形状に対してずれ量の比較的小さい基準パターンと比較的大きい2種類のマークが組み合わされた配置となっている。

【0022】この構成により、第1のフォトマスクと第2のフォトマスクのデバイスパターンの投影光学系の収差等による位置ずれ量をそれぞれ測定し、その測定結果を第1のフォトマスクと第2のフォトマスクの重ね合わせ露光の際の位置ずれ量とともにその後の露光工程の位置補正に用いるので、高精度なアライメント、位置補正を期待することができる。

【0023】また、本発明は、半導体装置の製造プロセス

ス中のリソグラフィー工程において、第1のフォトマスク及び第2のフォトマスクを用いる場合、第1及び第2のマスクの基準パターンは、投影光学系の収差の誤差等があっても実質的に同じ誤差を受けるパターンも用いる。即ち、第1のフォトマスクにより形成したパターン上に第2のフォトマスクを重ね合わせて露光する際は、第1のフォトマスクの基準パターンに対するデバイス形状のパターンの相対位置ずれ誤差と、第2のフォトマスクの同様の誤差を考慮して重ね合わせの際の補正を加え、所望の重ね合わせ精度を得ることができる。

【0024】

【発明の実施の形態】以下、この発明の実施の形態について図面を参照して説明する。

【0025】ここでは、半導体装置の製造プロセス中のリソグラフィー工程において、第1のフォトマスク及び第2のフォトマスクを用いて露光するときに、その夫々のマスクの合わせずれ検査用マークあるいはアライメントマークは、そのマスクの中に含まれるデバイスパターン形状の少なくとも一部を含むように構成されている。

【0026】まず、図1、図2を参照して第1の実施例を説明する。図1、図2は、第1及び第2のフォトマスクを用いてウエハ1を露光してチップ11上にデバイスパターン4を形成するときに、同時にアライメントマークと検査用マークが形成される状態を示すとともに、これらのマークパターンとデバイスパターンとがマスクパターン位置から所定量だけずれてチップ11上に形成される状態を説明するための概略図である。

【0027】始めに、図1において、第1のフォトマスク21を用いて、例えば図9に示したウェーハ1上の複数のチップ11の夫々の所定位置、例えば図2(a)に示した位置にデバイスパターン部4を形成するとともにアライメントマーク部25B及び合わせずれ検査用マーク部5Bを形成する。

【0028】アライメントマーク部25Bについては、図1に示すように第1のフォトマスク21上に、マスク基板23とその上に形成された所定パターンの遮光膜24によりアライメントマークのマスクパターン25Aが構成されている。

【0029】図示しない光源から出た光は、マスク基板23の上面から第1のフォトマスク21に入射して遮光膜24を通り、アライメントマークのパターン光が形成される。このパターン光は投影レンズ3で縮小されてウェーハ1上のアライメントマーク部25B内にアライメントマーク41として投影される。

【0030】このとき、後で説明するように、アライメントマークのマスクパターン25Aが位置ずれ量ゼロで投影されたときのパターン形成位置を破線で示すと、露光されたアライメントマーク41はX方向にX1だけずれて形成される。

【0031】即ち、第1のフォトマスク21を用いてウ

ウェーハ1上のフォトレジスト21Aを露光すると、第1のフォトマスク21上にあるアライメントマーク部25B中のアライメントマーク25Aは、投影レンズ3の収差等の影響を受け、所望の位置からX1だけずれた位置に転写アライメントマーク41として形成される。

【0032】したがって、この露光されたフォトレジスト21Aを現像して形成されたレジストマスクを用いてウェーハ1上にアライメントマーク41を形成すると、図1に示したように、このアライメントマーク41は、フォトマスク21上のアライメントマーク25Aの位置からX1だけずれて形成される。

【0033】チップ11上の合わせずれ検査用マーク部5Bに形成される検査用マークについても、図1に示すように、第1のフォトマスク21上に形成された検査用マーク部5B内の検査用マーク5Aを用いてフォトレジスト21Aを露光する。このとき検査用マーク5Aは、アライメントマーク25Aと同様に、投影レンズ3の収差などの影響を受け、破線で示す位置からX1だけずれた位置に転写合わせずれ検査用マーク42として形成される。

【0034】即ち、この露光されたフォトレジスト21Aを現像して形成されたレジストマスクを用いてチップ11上に合わせずれ検査用マーク42を形成すると、図1に示したように、この検査用マーク42は、フォトマスク21上の合わせずれ検査用マーク5Aの位置からX1だけずれた位置に転写合わせずれ検査用マーク42として形成される。

【0035】このように、アライメントマーク41と合わせずれ検査用マーク42とはいずれもX方向に同じずれ量X1だけずれて形成され、したがって、デバイスパターンとの相対位置関係はフォトマスク21上のそれと変化がないことになる。

【0036】なお、この位置ずれは図1ではX方向にずれた状態を示しているが、投影レンズ3の収差などの影響はX方向に限定されず、同様にY方向にもずれる。この説明ではX方向のみについて記してあるが、Y方向のずれについても位置ずれ量の検査、補正を行わなければならないのは勿論である。このY方向についてもアライメントマークと合わせずれ検査用マークとの相対位置関係は投影レンズ3などの影響を同じだけ受けるので、変わらず、その位置ずれ補正についてはX方向と同様に行えばよい。したがってこの明細書中ではY方向についての説明は省略してある。

【0037】次に、図2(a)に示すように、基板26上に遮光膜27を形成してなる第2のフォトマスク22を用いてウェーハ1上に新たに形成されたフォトレジスト22Aを露光する。第2のフォトマスク22上には、デバイスパターンとともに、合わせずれ検査用マークが形成されている。アライメントマークはこの第2のフォトマスク22には形成されていない。

【0038】この第2のフォトマスク22に形成されている合わせずれ検査用のマークは、第1のフォトマスク21に形成されている合わせずれ検査用マスクマーク5Aを用いてチップ11上に形成される合わせずれ検査用マーク42とは異なり、図2(b)のようにマーク42の内側に形成される合わせずれ検査用マーク43である。

【0039】この第2のフォトマスク22により形成される合わせずれ検査用マーク43は第1のフォトマスク21により形成される合わせずれ検査用マーク42とは、両者の識別を容易にするために、例えば図示のように太さ、長さともに2倍程度になるようにパターン形状を異ならせてある。また、チップ11上に前記第1のフォトマスク21により形成された合わせずれ検査用マーク42とはずれた位置、ここでは内側になるようにに合わせずれ検査用マーク43が形成されているが、外側に形成するようにしてもよい。

【0040】第2のフォトマスク22は、レジスト膜22Aの露光時に、露光装置によりウェーハ1上のチップ11内に既に形成されたアライメントマーク部25B内のアライメントマーク41に合わせて転写される。このため、通常は第2のフォトマスク22にはアライメントマーク用のマスクパターンは不要である。但し、第3以降のフォトマスクを用いるフォトリソグラフィ工程で必要な場合にはこの第2のフォトマスク22を用いてアライメントマーク41に位置合わせされた他のアライメントマークをチップ11上に形成するようにしてもよい。

【0041】このような第2のフォトマスク22を用いてウェーハ1上のチップ11に転写された合わせずれ検査用マーク43は、第1のフォトマスク21を用いて転写された合わせずれ検査用マーク42の内側に転写される。

【0042】第1のフォトマスク21のアライメントマーク25A及び合わせずれ検査用マーク5Aは、第1のフォトマスク21のデバイスパターン4の少なくとも一部をそのまま用い、あるいはデバイスパターンと同等のパターンを用いている。同様に、第2のフォトマスク22の合わせずれ検査用マーク43は、第2のフォトマスク22の図示しないデバイスパターンと同等の寸法、形状を有している。

【0043】したがって、第1のフォトマスク21について説明したと同様に、第2のフォトマスク22により形成されたデバイスパターンと合わせずれ検査用マーク43とは光学系の収差などにより同じ程度に影響を受け、同じ程度にずれてチップ11上にパターン形成されることになる。

【0044】但し、第1のフォトマスク21と第2のフォトマスク22とはデバイスパターンの寸法、形状が若干異なり、かつ同じ露光装置を用いても露光操作の都度、機械的合わせ誤差、時間の経過に伴う露光条件の変

化、例えば光学系の収差の温度変化、経時変化などにより若干異なる影響をうけ、チップ11上におけるずれ量は互いに異なることになる。

【0045】たとえば、第1、第2のフォトマスク21、22上のデバイスパターンが同じ程度の寸法、形状のときに、チップ11上の合わせずれ検査用マーク42の中央にマーク43がくるようにしておけば、図2

(b)のマーク43がマーク42の中央からずれた量が両者のデバイスパターンの寸法、形状の違いに起因するずれ量ということになる。

【0046】この実施例において、第1のフォトマスク21の露光結果と第2のフォトマスク22の露光結果との合わせずれは、図2(b)に示すように、チップ11上に形成された第1の合わせずれ検査用マーク42と、フォトレジスト22Aを用いて形成された合わせずれ検査用マーク43からなる合わせずれ測定マークを使って測定し、あるいはこれらのマーク42、43をいずれもチップ11上に形成して測定してもよい。

【0047】例えば、図2(b)に示したように、外側の合わせずれ検査用マーク42の重心位置G1、G2間の距離の midpoint C1と、内側の合わせずれ検査用マーク43の重心G3、G4間の距離の midpoint C2との間の差Dを測定により求めると、この差Dが第1、第2のフォトマスク21、22により最終的にウェーハ11上に生じた合わせずれ量となる。

【0048】合わせずれ検査用マーク42は、第1のフォトマスク21の露光で形成されたマークであり、第1のフォトマスク21に含まれるデバイスパターン4の一部を模した形状である。一方、合わせずれ検査用マーク43は、第2のフォトマスク22の露光で形成されたマークであり、第2のフォトマスク22に含まれる図示しないデバイスパターンの一部を模した形状である。図2(b)では、合わせずれ検査用マーク43は、説明の都合上実際とは異なる大きな形にしているが、通常は合わせずれ検査用マーク42と形状は異なる場合があるものの同程度のパターンの分割がされている。

【0049】なお、この際、図2(b)に示すように、従来の合わせずれ測定パターン101、102をフォトマスク21、22を用いて同時にチップ11上に転写し、併用することも可能である。このマークは、第1のフォトマスク21を用いて形成された合わせずれ検査用マーク102と第2のフォトマスク22を用いて形成された合わせずれ検査用マーク101から構成されている。

【0050】以上のように、この実施例ではアライメントマーク41も合わせずれ検査用マーク42、43もどちらもデバイスパターンの一部または同等のパターンを含んでいるので、パターン転写の際用いる投影光学系の収差の影響による誤差を同程度に受ける。このことは、どちらのパターンの位置ずれ量も同じであるため高精度

のアライメント、後続の露光工程での正確なフォトマスクの位置補正が期待できることを意味する。

【0051】次に、図3を参照して第2の実施例を説明する。図3は、フォトマスク上に異なる寸法、形状の2種類以上のデバイスパターンが組み合わせて形成された場合のアライメントマーク及び合わせずれ検査用マークの概略図を示す。

【0052】図3に示した実施例では、半導体装置の製造プロセス中のリソグラフィ工程において、第1のフォトマスクに含まれるデバイスパターン形状が寸法、形状の異なる第1、第2のデバイスパターンを含み、第2のフォトマスクにはこの第1、第2のデバイスパターンと異なる第3のデバイスパターンを含む。したがって、第1、第2のフォトマスクには、少なくともこれらの第1乃至第3のデバイスパターンの一部を含む合わせずれ検査用マークとアライメントマークを有する。

【0053】即ち、第1および第2のフォトマスク上に異なる寸法、形状のデバイスパターンが含まれている場合は、第1のフォトマスク上にこれらの異なるパターンを組み合わせてアライメントマーク及び合わせずれ検査用マークを形成する。このパターンは第1及び第2のフォトマスク内にあるデバイスパターン内の代表的なデバイスエレメントパターンの中から選択する。

【0054】以下に説明する図3の実施例では、発明を分かり易く説明するために、第1、第2のフォトマスクに形成されたデバイスパターンから夫々太いパターンと細いパターンを選択する。

【0055】図3(a)では、アライメントマークとしてこれらの太いパターン32と細いパターン33とが一本おきに配置してある。前に説明したように、太いパターン32と細いパターン33ではウェーハ上に転写した際のX、Y方向の位置誤差の発生量が異なる。これを信号処理によって、誤差を無くした太いパターン32の位置と細いパターン33の位置をそれぞれ計測することが可能である。

【0056】図3(a)に示すように、第1のフォトマスク31にはそのデバイスパターンから選択された太いパターン32と、第2のフォトマスクのデバイスパターンから選択された細いパターン33とからなるアライメントマークが形成されている。

【0057】これを用いてウェーハ30上にアライメントマークを転写すると、本来転写されるべき位置の点線で示した細いパターン33は、実際には位置ずれて実線の細いパターン34が転写される。位置ずれの割合は、太いパターン32より細いパターン33の方が大きい。この場合、太いパターン32は殆ど位置ずれがないものとして図示されている。

【0058】しかしながら太いパターン32も僅かに位置ずれが生じており、転写後の太いパターン32と細いパターン33との間の距離を計測すると、この計測値は

フォトマスク上における両者間の元の距離と、転写により両者に生じた位置ずれ量の差、即ち相対位置ずれ量との合計値となっているはずである。したがってこの計測値から既知の元の距離を差し引くとX方向の相対ずれ量 ΔX が得られることになる。このようにして、ウェーハ上に転写した際のアライメントマークにおけるデバイスパターンとの相違に起因する位置誤差の発生量 ΔX を決定する。

【0059】この ΔX を考慮しながら信号処理によって、第1のフォトマスク上のデバイスパターンが太いパターン32dと細いパターン33dのときのアライメントマークの対応するマーク間の相対位置ずれ量を計測する。

【0060】例えば図3(d)に示したように、太いデバイスパターン32と細いデバイスパターン33との間に両者の中間の寸法の他のデバイスパターン39dを第2のフォトマスクを用いてウェーハ上に転写する場合を考える。この場合は、両パターン32d、33dの相対位置ずれ量 ΔX がすでに分かっているため、両者の中間に丁度第3のデバイスパターン39dを形成する際の第2のフォトマスクの位置決めは容易である。

【0061】また、図3(b)、3(c)には、図3(a)の場合と反対に、図3(d)において、第1のフォトマスクを用いてデバイスパターン39dを先に形成し、第2のフォトマスクを用いてこのデバイスパターン39dが丁度真中にくるように太いデバイスパターン32dと細いデバイスパターン33dとを形成する場合の合わせずれ検査用マークの例を示している。

【0062】図3(b)、3(c)において、第1のフォトマスクを用いて、デバイスパターンがいずれも太いパターン35、37の時にウェーハ上に形成される合わせずれ検査用マーク、すなわち大パターンの時の基準マーク35、37がまず形成される。これと同時に、図3(d)に示した中間サイズのデバイスパターン39dもウェーハ上に形成される。

【0063】続いて、図3(b)において、合わせずれ検査用マークとして、第1のフォトマスクにより形成された外側の太いパターン35の内側に、第2のフォトマスクにより太いパターン36を形成する。このとき、図3(d)に示すように、第2のフォトマスクにより太いデバイスパターン32dと細いデバイスパターン33dとがデバイスパターン39dの中間に来るように形成される。

【0064】同時に、第2のフォトマスクにより、図3(c)に示すように、第1のフォトマスクにより形成された外側の太い基準マーク37の内側に細い合わせずれ検査用マーク38が形成される。

【0065】この場合、図3(b)の合わせずれ検査用マーク35、36により、デバイスパターンが太い場合の合わせずれ誤差が測定でき、図3(c)の合わせずれ

検査用マーク37、38により、デバイスパターンが細い場合の合わせずれ誤差が測定できる。

【0066】このように、合わせずれ検査用マークとして、第1、第2のフォトマスク上のデバイスパターンに応じて予め、第1、第2のフォトマスク上に大パターン用と小パターン用とを用意しておく、それぞれのデバイスパターンに対する合わせずれ測定が可能になり、図3(d)に示すように第1のフォトマスクで先に形成された中間サイズのデバイスパターン39dに対して、あとで太いデバイスパターン32dと細いデバイスパターン33dとを第2のフォトマスクを用いて容易に正確に位置付けして形成できる。

【0067】次に、図4を参照して第3の実施例を説明する。図4(a)〜4(c)は、夫々フォトマスク上に形成された従来の合わせずれ検査用マークおよびこの実施例の合わせずれ検査用マークの概略図である。この実施例では、第1のフォトマスク及び第2のフォトマスクを用いて第1、第2の2組の合わせずれ検査用マークを形成する。第1の合わせずれ検査用マークは露光装置の投影光学系の収差等に起因する誤差が含まれない誤差、即ち露光装置の機械的誤差などの第1の誤差を測定するためのものである。第2の合わせずれ検査用マークは、機械的誤差が含まれず、実質的に露光装置の光学系の収差などによる第2の誤差のみを測定するためのものである。

【0068】即ち、第1のフォトマスクによりチップ上に形成されたパターン上に第2のフォトマスクを重ね合わせて露光する際は、これらの第1、第2の誤差による位置ずれ誤差を考慮して、第2のフォトマスクの重ね合わせの際に補正を加えることにより所望の重ね合わせ精度を得る。

【0069】アライメントマークには図1に示した第1の実施例と同じものを用い、第1のフォトマスクと第2のフォトマスクの露光を行った場合の合わせずれ検査用マークとしては、図4に示すマークを使うことができる。第1のフォトマスク露光の際に転写されるパターンは、図4(a)に示す従来の合わせずれ検査用の外側パターン61と、図4(b)に示す太い四角い枠状の基準パターン64ならびに内部のデバイスパターン形状の合わせずれ検査用マーク63でなる合わせずれ検査用パターンである。

【0070】一方、第2のフォトマスク露光の際転写されるパターンは図4(a)に示した従来の合わせずれ検査用の内側のパターン62と、図4(c)に示す太い枠状の基準パターン65並びに内部のデバイスパターン形状の合わせずれ検査用マーク66である。

【0071】まず、図4(b)の第1のフォトマスクで露光された基準パターン64とデバイスパターン形状のパターン63を用いて、露光装置の光学系の収差などに起因するパターン63、64相互間の位置ずれ量 $\Delta X1$ を

測定する。

【0072】例えば、基準パターン64の内側のX方向の側線とデバイスパターン形状のパターン63のX方向の端部との間の距離に基づいて測定値 $\Delta X1$ を得る。

【0073】一方、第2のフォトマスクにも、第1のフォトマスクのパターン63と64と同様に、図4(c)に示すように、基準パターン65と第2のフォトマスク内にあるデバイスパターンを模したパターン66とが形成されている。この第2のフォトマスクを用いてチップ上に形成された2種類の対応パターン間のX方向の位置ずれ量も測定する。今ここで、その測定値を $\Delta X2$ とする。

【0074】更に、従来の合わせずれ検査用のマーク61と62によって測定した第1のフォトマスクと第2のフォトマスク間の位置ずれ量は、例えば図4(a)に示す外側パターン61の側線と内側パターン62の対向側線との間の距離 $\Delta X12$ として測定する。

【0075】このようにして得た3つの測定量から、第1のフォトマスクで転写したデバイスパターンと第2のフォトマスクで転写したデバイスパターンの位置ずれ量 ($\Delta X12D$) は、

$$\Delta X12D = \Delta X12 + \Delta X1 + \Delta X2$$
 として求めることができる。

【0076】この位置ずれ量をゼロとするように、 $\Delta X12D$ を後で行われる製造工程における重ね合わせ露光の際に補正することにより、フォトマスクによる露光時の高精度の重ね合わせ精度を得ることができる。

【0077】また、この図4(b)、4(c)の実施例のマークでは、基準マーク64、65でデバイスパターン形状の合わせずれ検査用マーク63、66の四方を囲っているが、本発明は、このような構成に限らず、例えば図4(b)における基準マーク64が合わせずれ検査用マーク63のX、Yの2方向のみを囲った構造であっても良い。

【0078】また、基準パターンを挟んでデバイスパターンをその両側に配置する構造でも良い。また、単に基準パターンがデバイスパターンの近傍の測定領域内に配置されているだけでも良い。

【0079】次に、図5及び図6(a)、6(b)を参照して第4の実施例を説明する。図5は、同一フォトマスク上の異なるパターンを組み合わせて形成されたアライメントマークの概略図、図6(a)、6(b)は、同一フォトマスク上の異なるパターンを組み合わせて形成された合わせずれ検査用マークの概略図である。

【0080】この実施例では、半導体装置の製造プロセス中のリソグラフィー工程において、第1のフォトマスク及び第2のフォトマスクを用いる場合、第1もしくは第2のフォトマスクで露光したときに、そのフォトマスクの合わせずれ検査用マークとアライメントマークは、そのフォトマスクの中に含まれるデバイスパターン形状

の少なくとも一部を含むような構成において、同一フォトマスク上の異なるパターンを組み合わせてアライメントマーク及び合わせずれ検査用マークを形成する。

【0081】しかし、例えば、図3(a)に示すアライメントマーク及び図3(b)、3(c)に示す合わせずれ検査用マークを用いた場合、パターン寸法がデバイスパターンに相当していても、長辺方向の長さがデバイスパターンに比べて大変長くなっている。このような場合、これらの長いマークが引き続いて実行されるプロセスにおいて、デバイスパターンで想定していなかったような不具合を引き起こすことがある。

【0082】例えば、CMP工程での良く知られているディシングのパターン依存性に関する問題などである。このため、マークの長さを短くする必要がある。そこで、図5に示すように、アライメントマークを分割して使用する。また、図6(a)、6(b)に示すように合わせずれ検査用マークも分割して使用する。すなわち、細いパターンも太いパターンもそれぞれ複数に分割されている。

【0083】図5に示すように、第1のフォトマスク41には太いパターン42と細いパターン43からなるアライメントマークが形成されている。これを用いてウェーハ上にアライメントマークを転写する。

【0084】前述のように、太いパターンと細いパターンではウェーハ上に転写した際の位置誤差の発生量が異なるので、それを考慮しながら信号処理によって、太いパターンの位置と細いパターンの位置をそれぞれ計測する。

【0085】また、図6(a)に示すように、ウェーハ上に形成された合わせずれ検査用マークは、大パターン用の合わせずれ検査用マークが、第1のフォトマスクにより形成された太いパターン45及び第2のフォトマスクにより形成された太いパターン46から構成されている。また、図6(b)に示すように、小パターン用の合わせずれ検査用マークが、第1のフォトマスクにより形成された太いパターン47及び第2のフォトマスクにより形成された細いパターン48から構成されている。

【0086】このように、合わせずれ検査用マークも太いパターン用と細いパターン用とをそれぞれ分割して用意しておく、それぞれのパターンに対する合わせずれ測定が可能になる。なお、図4(b)、4(c)に示した基準パターン64、65も第3の実施例と同様に分割して用いることができる。このように構成すると、それぞれのパターンに対する合わせずれ測定が可能になる。

【0087】ここで、図7、図8を参照して半導体装置の順次の製造工程を説明する。図は夫々の工程における半導体装置の断面図である。ここでは、本発明のアライメント方法を適用した半導体装置の製造方法を説明する。

17

【0088】まず、シリコンなどの半導体基板70上にシリコン酸化膜(SiO₂)73を形成し、この上にフォトレジスト74を被覆する。このフォトレジスト74に対して第1乃至第4の実施例で説明したように構成された第1のフォトマスク71を用いて露光し、現像して開口部を形成する(図7(a))。

【0089】このフォトレジスト74をマスクにしてシリコン酸化膜73をエッチングしてシリコン酸化膜73にコンタクト孔を形成する。次に、シリコン酸化膜73上に第1層のアルミニウム配線75を形成する(図7(b))。第1層のアルミニウム配線75は、コンタクト孔を通して半導体基板70と電気的に接続されている。

【0090】この第1層のアルミニウム配線75を被覆するようにシリコン酸化膜(SiO₂)76を形成する。シリコン酸化膜76は、表面をCMPにより平坦化される(図7(c))。

【0091】次に、シリコン酸化膜76の上にフォトレジスト77を塗布する。このフォトレジスト77に対して第1乃至第4の実施例で説明したと同様の構成の第2のフォトマスク72を用いて露光し、現像して開口部を形成する(図8(a))。このフォトレジスト77をマスクにしてシリコン酸化膜76をエッチングしてこの酸化膜にコンタクト孔を形成する。

【0092】次に、フォトレジスト77を除去してから、シリコン酸化膜76上に第2層のアルミニウム配線78をパターンニング形成する。第2層のアルミニウム配線78は、コンタクト孔を通して第1層のアルミニウム配線75と電気的に接続されている(図8(b))。

【0093】この製造プロセスにおいて、第1及び第2のフォトマスクは、例えば、第1の実施例と同様に、アライメントマークも合わせずれ検査用マークもどちらもデバイスパターンの一部または同等のパターンを含んでいる。したがって、パターン転写の際用いる投影光学系の収差の影響による誤差を同程度に受け、その結果、どちらのパターンの位置ずれ量も同じであるため、高精度のアライメント、即ちデバイスパターンの形成が可能になる。

【0094】ここで、図9を参照してシリコンなどのウェーハ1の上に多数のチップ11を形成した状態の概略を説明する。ウェーハ1にはチップ11が2次元のレイ状に形成配置され、チップ11間にはダイシングライン12が形成されている。ウェーハ1を処理した後、このウェーハ1は、ダイシングライン12に沿って切断され、複数のチップ11が切り出して形成される。

【0095】第1乃至第4の実施例において説明されたアライメントマーク及び合わせずれ検査用マークは、
①ダイシングライン上に形成し、あるいは
②チップ上にデバイスパターンに近接した位置に形成することができる。さらに、

18

③チップの1つに形成されたデバイスパターンをその後のリソグラフィ工程においてアライメントマーク及び合わせずれ検査用マークとして用いることもできる。

【0096】

【発明の効果】以上詳述したようにこの発明によれば、アライメントマークも合わせずれ検査用マークもどちらもデバイスパターンの一部、または同等のパターンを含んでいるので、パターン転写の際用いる投影光学系の収差の影響による誤差をデバイスパターンと同程度に受ける。このことは、どちらのパターンの位置ずれ量も同じであるため、アライメントの際高精度のアライメントが期待できる。また、重ね合わせ誤差測定の際高精度な測定が可能になる。また、デバイスパターンが寸法、形状の異なる2種類以上のパターンを含む場合において、パターンによって投影光学系の収差等による位置ずれ量が異なっても高精度にアライメントすることができ

【0097】また、第1のフォトマスクと第2のフォトマスクのデバイスパターンの投影光学系の収差等による位置ずれ量をそれぞれ測定し、その測定結果を第1のフォトマスクと第2のフォトマスクの重ね合わせ露光の際の位置補正に用いることにより高精度なアライメントを期待することができるアライメント方法、重ね合わせ検査方法、並びにこれらに用いるフォトマスクを提供することが出来る。

【図面の簡単な説明】

【図1】本発明方法を用いて第1、第2のフォトマスクを用いた露光時に形成されるアライメントマークと合わせずれ検査用マークおよびこれらを用いて形成されたチップ平面図及び露光の手順を示した概略図。

【図2】本発明方法を用いて第1、第2のフォトマスクを用いた露光時に形成されるアライメントマークと合わせずれ検査用マークおよびこれらを用いて形成されたチップ平面図及び露光の手順を示した概略図。

【図3】本発明の同一マスク上の異なるパターンを組み合わせて形成したアライメントマークの種々の例を示す平面図。

【図4】本発明のパターン転写で形成された合わせずれ検査用マークの例を夫々示す平面図。

【図5】本発明の同一フォトマスク上の異なるパターンを組み合わせて形成されたアライメントマークの他の例の平面図。

【図6】本発明の同一フォトマスク上の異なるパターンを組み合わせて形成された合わせずれ検査用マークの他の例の平面図。

【図7】本発明のアライメント方法を用いる半導体装置の順次の製造工程における断面図。

【図8】本発明のアライメント方法を用いる半導体装置の順次の製造工程における断面図。

【図9】本発明のアライメント方法を用いるウェーハの

平面図。

【図10】従来の合わせずれ検査用マークの平面図。

【図11】本発明及び従来のデバイスパターンの平面図。

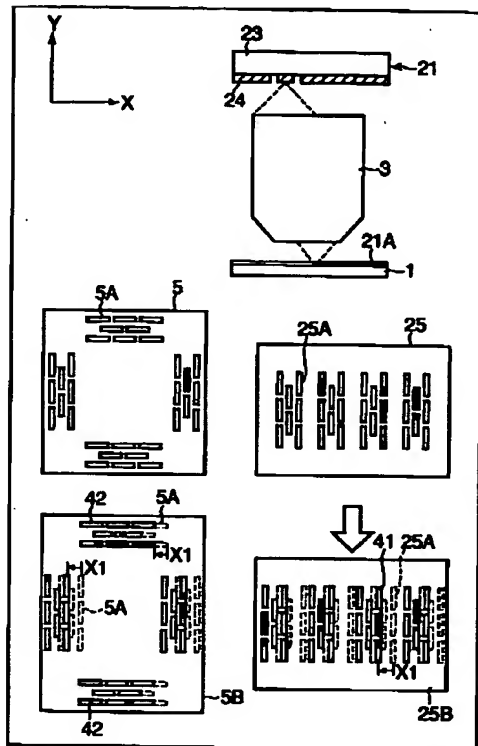
【図12】従来のアライメントマークの平面図。

【符号の説明】

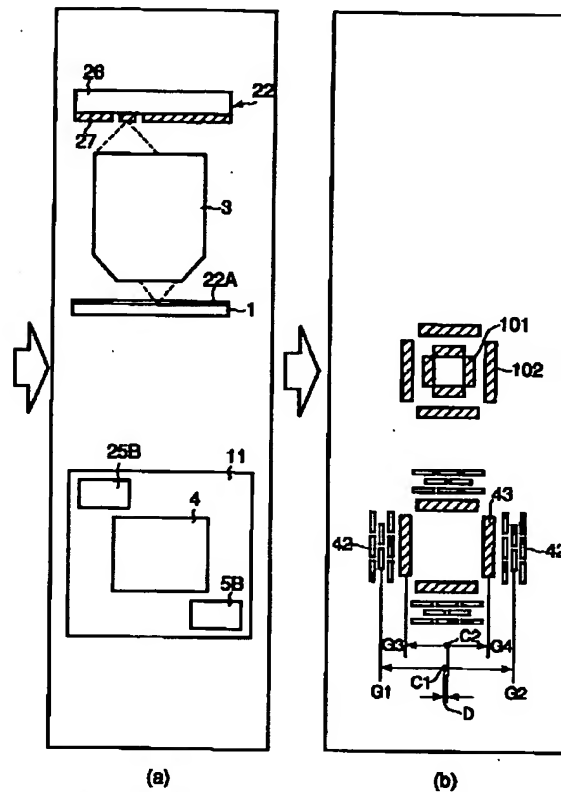
1…ウエーハ、
3…投影レンズ、

4…デバイスパターン、
5…合わせずれ検査用マーク、
11…チップ、
21、22…フォトマスク、
21A、22A…フォトリソ膜、
25A、41…アライメントマーク、
5A、42、43…合わせずれ検査用マーク。

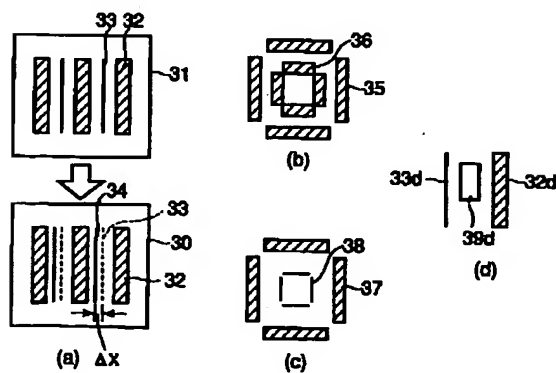
【図1】



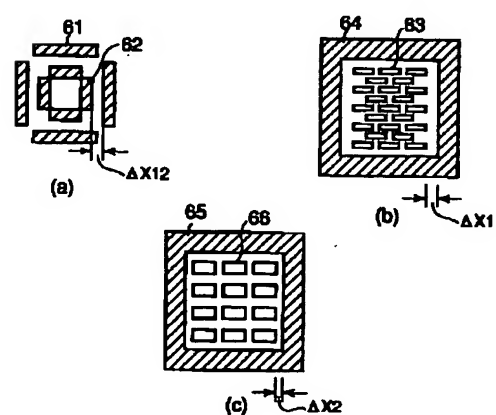
【図2】



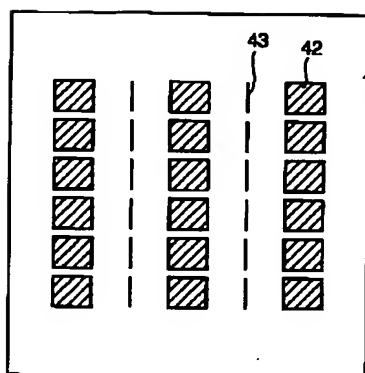
【図3】



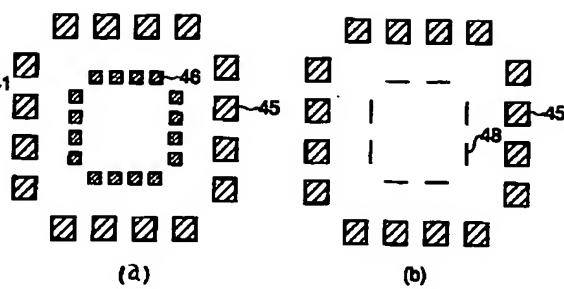
【図4】



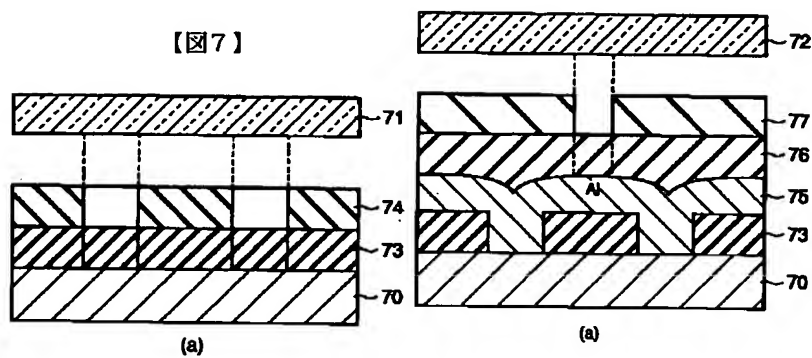
【図5】



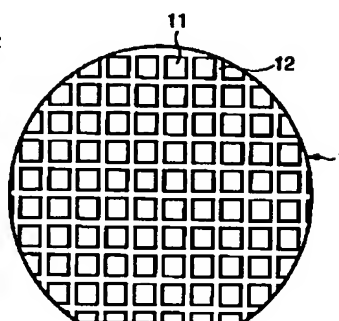
【图6】



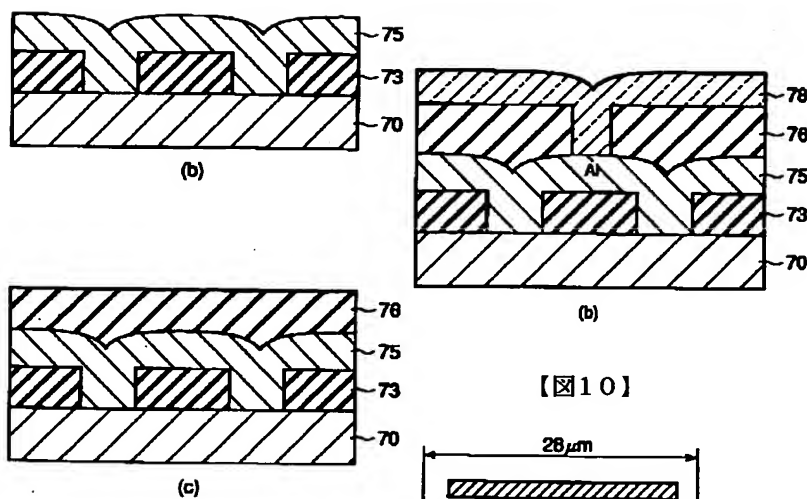
【図8】



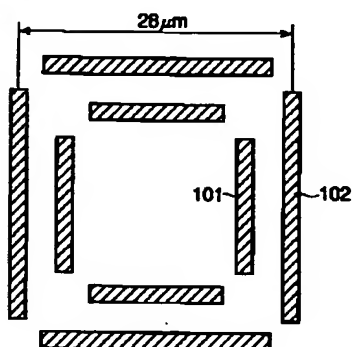
【图9】



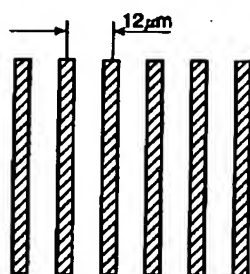
【图 11】



【図10】



【図12】



* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the photo mask which uses the superposition of the photo mask used for a lithography process for the alignment approach performed to a precision, the superposition inspection approaches, and these approaches in the manufacture approach of a semiconductor device.

[0002]

[Description of the Prior Art] Conventionally, by the manufacture approach of a semiconductor device, in order to form two or more device patterns on the wafer of semi-conductors, such as silicon, a different mask pattern exceeding 20 is exposed in piles one by one on a semiconductor wafer. At the time of this exposure, an aligner positions each mask using an alignment mark, and conducts superposition gap inspection of whether to be formed after the device pattern which should be formed in a degree has put on the device pattern on each chip already prepared on the semiconductor wafer in this condition correctly.

[0003] This superposition gap inspection carried out formation arrangement of the mark of doubling gap checking of a predetermined dimension and a configuration at the 1st layer and the 2nd layer which was formed on wafers, such as silicon, and which was exposed at the subsequent process, respectively, for example, and the amount of superposition gaps was determined by measuring that amount of relative-position gaps with test equipment. Since the configuration test equipment can recognize a doubling gap checking mark to be easily at this time was considered, that from which a configuration also usually differs more greatly than a device pattern was used.

[0004] Drawing 10 is the top view of the conventional typical doubling gap checking mark formed with the device pattern on the wafer. Like illustration, spacing of two patterns with a longer outside is 28 micrometers, therefore is the dimension as this spacing also with the almost same die length of an outside pattern.

[0005] On the wafer, the pattern of the conventional doubling gap checking mark 101 previously formed with the 1st photo mask is arranged inside, and the pattern of the conventional doubling gap checking mark 102 subsequently formed outside with the 2nd photo mask is arranged.

[0006] However, if detailed-ization of a device pattern progresses in recent years, when pattern formation of a doubling gap checking mark and the device pattern is carried out to coincidence, the problem that both sides can improve [precision] pattern formation neither of to the same extent will have arisen. This originates in a doubling gap checking mark and a device pattern not being the same dimension and the same configuration. That is, it is because extent which this error generates except that an error arises from the aberration of the exposure optical system used with lithography or the problem on management of a focal location in a pattern configuration changes with the configuration of a pattern, a dimension, and consistencies.

[0007] Moreover, it has turned out that it is easy to produce an error in response to the effect of a pattern configuration or the difference of a pattern of condensation and rarefaction also in processing processes,

such as etching and CMP (Chemical Mechanical Polishing).

[0008] On the other hand, drawing 11 is an example of the device pattern formed on the wafer. The pitch between patterns is 0.35 micrometers. The configuration and dimension differ from the checking mark which this shows to drawing 10 greatly.

[0009] Furthermore, even if a device pattern is in the same layer, a pattern which is [consistency / a configuration / a dimension a consistency] different may be intermingled. In such a case, a difference is produced in a source location with error and an yield by the difference in a pattern. In this case, although it is better to measure the error of the location of all patterns, a configuration, and a dimension for precise pattern formation, there was such no measurement means conventionally.

[0010] The same problem as this is produced not only to a doubling gap checking mark but to the alignment mark used at the time of exposure by the aligner in order to find out the alignment location of a mask. When a greatly different mark from the dimension of a device pattern and a configuration as an alignment mark was used and alignment was carried out by the alignment mark since a difference arose in both error yield, the problem that it was difficult for a gap to arise in the location of a device pattern and to recognize correctly the actual device pattern location on the wafer exposed had arisen.

[0011] For example, the top view of the conventional alignment mark formed on the wafer at drawing 12 is shown. A configuration, a dimension, etc. differ also from the device pattern which mark pitches of this are 12 micrometers, and a large long dimension which is beltlike, showed drawing 10 and is different from a gap checking mark and a large configuration, and was shown in drawing 9 greatly.

[0012]

[Problem(s) to be Solved by the Invention] The method of dividing the die length of an alignment mark into the die length near a device pattern configuration as a means to solve the problem of the alignment error produced from an alignment mark differing from a device pattern conventionally is indicated by JP,9-102457,A. However, conventionally, as for the above-mentioned doubling gap checking mark and the alignment mark, pitches etc. differed greatly so that clearly from drawing 10 and drawing 12, since it was designed separately, respectively, and both pattern dimension or configuration were not made to the configuration which has relation mutually.

[0013] It means that extent of the error generated about the device pattern which produces this at lithography or a subsequent processing process changes with each alignment mark or doubling gap checking marks. When a device pattern was formed using the photo mask positioned based on the alignment mark which followed, for example, was formed, it was difficult to measure to a precision and it caused [in what kind of configuration it is formed in which location on a wafer, and / of the device pattern error] generating.

[0014] As mentioned above, extent of the error which produces three persons of an alignment mark, a doubling gap checking mark, and a device pattern at the time of pattern formation since the components of patterns, such as a pattern configuration, a dimension, and a consistency, differ differs in Mr. 3 person 3.

[0015] For example, when you made it pile each other up one by one like the 1st layer and the 2nd layer and multilayer structure was formed on a wafer, it is difficult to pile up with high precision, and had become a serious failure for forming the semiconductor device of multilayer structure.

[0016] Then, this invention is made according to such a situation, and the error under the effect of the aberration of the projection optics of the aligner used in the case of the pattern imprint to a wafer from a photo mask and the error by subsequent processing are received to the same extent. Consequently, the amount of location gaps of an alignment mark or a doubling gap checking mark is received. As a result of the amount of location gaps of a device pattern also becoming same extent, it aims at offering the photo mask used for the alignment approach that highly precise alignment and location amendment are expectable, the highly precise superposition inspection approaches, and these approaches.

[0017]

[Means for Solving the Problem] When it exposes with a predetermined photo mask in the lithography process in the manufacture process of a semiconductor device by using the photo mask of this invention, the doubling gap checking mark and alignment mark of that photo mask are characterized by

constituting in a part of DEBAISUPATAN contained in that mask or an equivalent dimension, and a configuration.

[0018] Thus, since the pattern of a dimension equivalent to the device pattern in the photo mask with which an alignment mark is also doubled and both gap checking marks also correspond, and a configuration is included, the error under the effect of the aberration of projection optics used in the case of a pattern imprint and the error by processing are received to the same extent, respectively.

[0019] Consequently, since any amount of location gaps of a pattern is same extent, highly precise alignment and location amendment are expectable.

[0020] Moreover, in the lithography process in the manufacture process of a semiconductor device, this invention is characterized by arranging a mark with the measurable amount of relative gaps between different patterns produced to it when the 1st photo mask is exposed to the doubling gap checking mark on the 1st photo mask, when using the 1st photo mask and 2nd photo mask. The mark with the measurable amount of relative gaps between this different pattern serves as arrangement with which it shifted for example, to the device pattern configuration, and the comparatively small reference pattern of an amount and two kinds of comparatively large marks were combined.

[0021] Moreover, it is characterized by arranging a mark with the measurable amount of relative gaps between different patterns produced to it when the 2nd photo mask is exposed to a doubling gap checking mark also to the 2nd photo mask like the 1st photo mask. And it is the arrangement with which this mark also shifted to the device pattern configuration, and the comparatively small reference pattern of an amount and two kinds of comparatively large marks were combined.

[0022] Since the amount of location gaps by the aberration of the projection optics of the device pattern of the 1st photo mask and the 2nd photo mask etc. is measured, respectively and it uses for location amendment of a subsequent exposure process by this configuration with the amount of location gaps in the case of superposition exposure of that measurement result of the 1st photo mask and the 2nd photo mask, highly precise alignment and location amendment are expectable.

[0023] Moreover, when the 1st photo mask and 2nd photo mask are used for this invention in the lithography process in the manufacture process of a semiconductor device, even if there is an error of the aberration of projection optics etc., the pattern which receives the same error substantially is also used for the reference pattern of the 1st and 2nd masks. That is, in case the 2nd photo mask is piled up and exposed on the pattern formed with the 1st photo mask, the amendment in the case of superposition can be added in consideration of the relative-position gap error of the pattern of a device configuration to the reference pattern of the 1st photo mask, and the same error of the 2nd photo mask, and a desired superposition precision can be acquired.

[0024]

[Embodiment of the Invention] Hereafter, the gestalt of implementation of this invention is explained with reference to a drawing.

[0025] Here, in the lithography process in the manufacture process of a semiconductor device, when exposing using the 1st photo mask and 2nd photo mask, the doubling gap checking mark or alignment mark of each of the mask is constituted so that a part of device pattern configuration [at least] included in the mask may be included.

[0026] First, the 1st example is explained with reference to drawing 1 and drawing 2. Drawing 1 and drawing 2 are a schematic diagram for explaining the condition that only the specified quantity shifts from a mask pattern location, and these mark patterns and device patterns are formed on a chip 11 while showing the condition that an alignment mark and a checking mark are formed in coincidence, when exposing a wafer 1 using the 1st and 2nd photo masks and forming the device pattern 4 on a chip 11.

[0027] In introduction and drawing 1, while forming the device pattern section 4 in each predetermined location of two or more chips 11 on the wafer 1 shown in drawing 9, for example, the location shown in drawing 2 (a), using the 1st photo mask 21, alignment mark section 25B and doubling gap checking mark section 5B are formed.

[0028] About alignment mark section 25B, mask pattern 25A of an alignment mark is constituted by the light-shielding film 24 of the predetermined pattern formed the mask substrate 23 and on it on the 1st

photo mask 21 as shown in drawing 1 .

[0029] Incidence of the light which came out of the light source which is not illustrated is carried out to the 1st photo mask 21 from the top face of the mask substrate 23, it passes along a light-shielding film 24, and the pattern light of an alignment mark is formed. It is reduced with the projection lens 3 and this pattern light is projected as an alignment mark 41 into alignment mark section 25B on a wafer 1.

[0030] If a broken line shows a pattern formation location when mask pattern 25A of an alignment mark is projected by the amount zero of location gaps at this time so that it may explain later, only X1 will shift in the direction of X, and the exposed alignment mark 41 will be formed in it.

[0031] That is, if photoresist 21A on a wafer 1 is exposed using the 1st photo mask 21, alignment mark 25A in alignment mark section 25B on the 1st photo mask 21 will be influenced of the aberration of the projection lens 3 etc., and will be formed in the location where only X1 shifted from the desired location as an imprint alignment mark 41.

[0032] Therefore, if the alignment mark 41 is formed on a wafer 1 using the resist mask which developed this exposed photoresist 21A and was formed, as shown in drawing 1 , from the location of alignment mark 25A on a photo mask 21, only X1 will shift and this alignment mark 41 will be formed.

[0033] Also about the checking mark formed in doubling gap checking mark section 5B on a chip 11, as shown in drawing 1 , photoresist 21A is exposed using checking mark 5A in checking mark section 5B formed on the 1st photo mask 21. At this time, like alignment mark 25A, checking mark 5A is influenced of the aberration of the projection lens 3 etc., and is formed in the location where only X1 shifted from the location shown with a broken line as an imprint doubling gap checking mark 42.

[0034] That is, if this exposed photoresist 21A is doubled on a chip 11 using the resist mask developed and formed and the gap checking mark 42 is formed, as shown in drawing 1 R> 1, this checking mark 42 will be formed in the location where only X1 shifted from the location of doubling gap checking mark 5A on a photo mask 21 as an imprint doubling gap checking mark 42.

[0035] Thus, together with the alignment mark 41, only the same amount X1 of gaps as the direction of X will shift, and will be formed by each, therefore, as for the gap checking mark 42, the relative-position relation with a device pattern will not have it on a photo mask 21, and change.

[0036] In addition, although this location gap shows the condition of having shifted in the direction of X, by drawing 1 , the effect of the aberration of the projection lens 3 etc. is not limited in the direction of X, but shifts also in the direction of Y similarly. Although the explanation here has described only the direction of X, of course, inspection of the amount of location gaps and amendment must be performed also about a gap of the direction of Y. together with an alignment mark, the relative-position relation with a gap checking mark is the same in the effect of the projection lens 3 etc. also about this direction of Y -- what is necessary is to be that of *****, not to change but just to carry out like the direction of X about that location gap amendment Therefore, the explanation about the direction of Y is omitted in this specification.

[0037] Next, as shown in drawing 2 (a), photoresist 22A newly formed on the wafer 1 using the 2nd photo mask 22 which forms a light-shielding film 27 on a substrate 26, and becomes is exposed. On the 2nd photo mask 22, the doubling gap checking mark is formed with the device pattern. The alignment mark is not formed in this 2nd photo mask 22.

[0038] The mark of doubling gap checking currently formed in this 2nd photo mask 22 is the doubling gap checking mark 43 which differ and is formed inside a mark 42 like drawing 2 (b) in the doubling gap checking mark 42 formed on a chip 11 using doubling gap checking mask mark 5A currently formed in the 1st photo mask 21.

[0039] In the doubling gap checking mark 42 formed with the 1st photo mask 21, the doubling gap checking mark 43 formed with this 2nd photo mask 22 has changed the pattern configuration so that a size and die length may become about 2 times like illustration in order to make both discernment easy for example. moreover, although it is alike so that it may become inside, and the gap checking mark 43 is formed here [which it doubled here and shifted in the gap checking mark 42 / the location and here] where it was formed with said 1st photo mask 21 on the chip 11, you may make it form outside

[0040] The 2nd photo mask 22 is imprinted according to the alignment mark 41 in alignment mark

section 25B already formed in the chip 11 on a wafer 1 by the aligner at the time of exposure of resist film 22A. For this reason, to the 2nd photo mask 22, the mask pattern for an alignment mark is usually unnecessary. However, when required of the photolithography process using the photo mask of the 3rd henceforth, you may make it form other alignment marks by which alignment was carried out to the alignment mark 41 using this 2nd photo mask 22 on a chip 11.

[0041] It imprints inside the doubling gap checking mark 42 by which the chip 11 on a wafer 1 imprinted using such 2nd photo mask 22 and by which the gap checking mark 43 was imprinted using the 1st photo mask 21 by doubling.

[0042] The pattern equivalent to a device pattern is used for alignment mark 25A of the 1st photo mask 21, and doubling gap checking mark 5A, using some device patterns [at least] 4 of the 1st photo mask 21 as it is. Similarly, the doubling gap checking mark 43 of the 2nd photo mask 22 has the dimension equivalent to the device pattern which the 2nd photo mask 22 does not illustrate, and the configuration.

[0043] Therefore, similarly, together with the device pattern formed with the 2nd photo mask 22, the gap checking mark 43 will receive effect in same extent according to the aberration of optical system etc., will shift to same extent, and pattern formation will be carried out to having explained the 1st photo mask 21 on a chip 11.

[0044] However, even if the dimension of a device pattern differs from a configuration a little and the 1st photo mask 21 and 2nd photo mask 22 use the same aligner, at every exposure actuation, the effect which changes a little with change of a mechanical doubling error and the exposure conditions accompanying the passage of time, for example, the temperature change of the aberration of optical system, aging, etc. will be received, and the amounts of gaps on a chip 11 will differ mutually.

[0045] For example, if it is made for a mark 43 to come in the center of the doubling gap checking mark 42 on a chip 11 when the 1st and 2nd photo mask 21 and the device pattern on 22 are the dimensions and configurations which are same extent, it will be called the amount of gaps to which the amount from which the mark 43 of drawing 2 (b) shifted [center / of a mark 42] originates in the difference between the dimension of both device pattern, and a configuration.

[0046] In this example the doubling gap with the exposure result of the 1st photo mask 21, and the exposure result of the 2nd photo mask 22 The 1st doubling gap checking mark 42 formed on the chip 11 as shown in drawing 2 (b), It measures using the doubling gap measurement mark which was formed using photoresist 22A and which doubles and consists of a gap checking mark 43, or each may form these marks 42 and 43 on a chip 11, and they may be measured.

[0047] As shown in drawing 2 (b), for example, the center-of-gravity location G1 of the outside doubling gap checking mark 42 and the middle point C1 of the distance between G2, If the difference D during the middle point C2 of center-of-gravity G3 of the inside doubling gap checking mark 43 and the distance between G4 is searched for by measurement, finally this difference D would arise on the wafer 11 with the 1st and 2nd photo mask 21 and 22, and will serve as the amount of gaps.

[0048] The doubling gap checking mark 42 is a mark formed by exposure of the 1st photo mask 21, and is the configuration which imitated some device patterns 4 contained in the 1st photo mask 21. On the other hand, the doubling gap checking mark 43 is a mark formed by exposure of the 2nd photo mask 22, and is the configuration which imitated some device patterns which are contained in the 2nd photo mask 22, and which are not illustrated. drawing 2 (b) -- the doubling gap checking mark 43 -- the convenience top of explanation -- actually -- **** -- although it is made a different big form, it usually doubles, and although the gap checking mark 42 may differ from a configuration, division of a comparable pattern is carried out.

[0049] In addition, in this case, as shown in drawing 2 (b), it is also possible to imprint and use together the conventional doubling gap measurement patterns 101 and 102 on a chip 11 to coincidence using photo masks 21 and 22. This mark consists of doubling gap checking marks 101 which were formed using the 1st photo mask 21 and which were formed using the gap checking mark 102 and the 2nd photo mask 22 by doubling.

[0050] As mentioned above, since the alignment mark 41 is also doubled in this example and the gap checking marks 42 and 43 both also contain some device patterns or an equivalent pattern, the error

under the effect of the aberration of projection optics used in the case of a pattern imprint is received to the same extent. Since both of the amounts of location gaps of a pattern are the same, this means that location amendment of the exact photo mask in highly precise alignment and a consecutive exposure process is expectable.

[0051] Next, the 2nd example is explained with reference to drawing 3. Drawing 3 shows the schematic diagram of an alignment mark when two or more kinds of different device patterns, a dimension and a configuration, on a photo mask combine and are formed, and a doubling gap checking mark.

[0052] In the example shown in drawing 3, the device pattern configuration included in the 1st photo mask contains the 3rd different device pattern from the this 1st and 2nd device pattern in the 2nd photo mask in the lithography process in the manufacture process of a semiconductor device including the 1st and 2nd device pattern with which a dimension differs from a configuration. Therefore, in the 1st and 2nd photo mask, it has the doubling gap checking mark and alignment mark which contain a part of these 1st thru/or 3rd device pattern at least.

[0053] That is, when a different device pattern of a dimension and a configuration on the 1st and 2nd photo masks is contained, an alignment mark and a doubling gap checking mark are formed combining these different patterns on the 1st photo mask. This pattern is chosen from the typical device element patterns in the device pattern in the 1st and 2nd photo masks.

[0054] In the example of drawing 3 explained below, in order to explain invention plainly, a respectively thick pattern and a thin pattern are chosen from the device pattern formed in the 1st and 2nd photo mask.

[0055] In drawing 3 (a), these thick patterns 32 and the thin pattern 33 are arranged every other as an alignment mark. As explained above, the thick pattern 32 differs in the yield of X at the time of imprinting on a wafer, and the position error of the direction of Y from the thin pattern 33. It is possible to measure the location of the thick pattern 32 which abolished the error for this by signal processing, and the location of the thin pattern 33, respectively.

[0056] As shown in drawing 3 (a), the alignment mark which becomes the 1st photo mask 31 from the thick pattern 32 chosen from the device pattern and the thin pattern 33 chosen from the device pattern of the 2nd photo mask is formed.

[0057] If an alignment mark is imprinted on a wafer 30 using this, the location gap of the thin pattern 33 shown by the dotted line of the location which should be imprinted essentially will be carried out in fact, and the thin pattern 34 of a continuous line will be imprinted. The pattern 33 thinner than the thick pattern 32 of the rate of a location gap is larger. In this case, the thick pattern 32 is illustrated as what does not almost have a location gap.

[0058] However, if the location gap has also produced the thick pattern 32 slightly and the distance between the thick pattern 32 after an imprint and the thin pattern 33 is measured, this measurement value must be total value, the original distance between both on a photo mask, and the difference of relative-position gaps of the amount of location gaps produced to both by imprint, i.e., amount. Therefore, when the known original distance is deducted from this measurement value, amount of relative gaps ΔX of the direction of X will be obtained. Thus, yield ΔX of the position error resulting from a difference of the device pattern in the alignment mark at the time of imprinting on a wafer is determined.

[0059] The amount of relative-position gaps during the mark to which an alignment mark in case the device patterns on the 1st photo mask are thick pattern 32d and thin pattern 33d corresponds by signal processing is measured taking this ΔX into consideration.

[0060] For example, as shown in drawing 3 (d), the case where use the 2nd photo mask for other device pattern 39d of both middle dimension between the thick device pattern 32 and the thin device pattern 33, and it imprints on a wafer is considered. In this case, since both patterns [32d and 33d] amount of relative-position gaps ΔX is already known, positioning of the 2nd photo mask at the time of forming 3rd device pattern 39d in both middle exactly is easy.

[0061] Moreover, in drawing 3 (d), device pattern 39d is previously formed in drawing 3 (b) and 3 (c) using the 1st photo mask, and the example of the doubling gap checking mark in the case of forming thick device pattern 32d and thin device pattern 33d so that this device pattern 39d may come right in

the middle exactly using the 2nd photo mask is shown the case and the contrary of drawing 3 (a).

[0062] In drawing 3 (b) and 3 (c), the doubling gap checking mark 35 and 37 in which each device pattern is formed on a wafer at the time of a thick pattern, i.e., the reference marks at the time of a large pattern, is first formed using the 1st photo mask. It is formed on a wafer also device pattern 39d of the middle size which could come, simultaneously was shown in drawing 3 (d).

[0063] Then, in drawing 3 (b), the thick pattern 36 is formed with the 2nd photo mask as a doubling gap checking mark inside the thick pattern 35 of the outside formed with the 1st photo mask. At this time, as shown in drawing 3 R> 3 (d), it is formed so that it may come in the middle thick device pattern 32d and whose thin device pattern 33d are device pattern 39d with the 2nd photo mask.

[0064] As the 2nd photo mask shows to coincidence at drawing 3 (c), the thin doubling gap checking mark 38 is formed inside the thick reference mark 37 of the outside formed with the 1st photo mask.

[0065] In this case, a doubling gap error when a device pattern is thick can be measured by the doubling gap checking marks 35 and 36 of drawing 3 (b), and a doubling gap error when a device pattern is thin can be measured by the doubling gap checking marks 37 and 38 of drawing 3 (c).

[0066] Thus, if the object for large patterns and the object for small patterns are beforehand prepared on the 1st and 2nd photo mask as a doubling gap checking mark according to the device pattern on the 1st and 2nd photo mask As opposed to device pattern 39d of the middle size previously formed with the 1st photo mask as the doubling gap measurement to each device pattern was attained and it was shown in drawing 3 R> 3 (d) Using the 2nd photo mask, later thick device pattern 32d and thin device pattern 33d are positioned correctly easily, and can be formed.

[0067] Next, the 3rd example is explained with reference to drawing 4. Drawing 4 (a)-4(c) is the schematic diagram of the conventional doubling gap checking mark formed on the photo mask, respectively, and the doubling gap checking mark of this example. In this example, 2 sets of doubling gap checking marks, the 1st and the 2nd, are formed using the 1st photo mask and 2nd photo mask. The 1st doubling gap checking mark is for measuring the error in which the error resulting from the aberration of the projection optics of an aligner etc. is not included, i.e., the 1st error, such as a mechanical error of an aligner. The 2nd doubling gap checking mark is for a mechanical error not being included but measuring only the 2nd error by the aberration of the optical system of an aligner etc. substantially.

[0068] That is, in case the 2nd photo mask is piled up and exposed on the pattern formed on the chip with the 1st photo mask, in consideration of the location gap error by these 1st and 2nd error, a desired superposition precision is acquired by adding amendment in the case of the superposition of the 2nd photo mask.

[0069] As a doubling gap checking mark at the time of performing exposure of the 1st photo mask and the 2nd photo mask, the mark shown in drawing 4 can be used for an alignment mark using the same thing as the 1st example shown in drawing 1. The pattern imprinted in the case of the 1st photo-mask exposure is a doubling gap checking pattern which becomes by the doubling gap checking mark 63 of the conventional outside pattern 61 of doubling gap checking shown in drawing 4 (a), the reference pattern 64 of the square shape of a thick frame shown in drawing 4 (b), and an internal device pattern configuration.

[0070] On the other hand, the pattern imprinted in the case of the 2nd photo-mask exposure is the doubling gap checking mark 66 of an internal device pattern configuration at the reference pattern 65 list of the shape of a thick frame indicated to be the pattern 62 inside [conventional] doubling gap checking shown in drawing 4 (a) to drawing 4 (c).

[0071] First, the pattern 63 and the amount ΔX_1 of location gaps between 64 resulting from the aberration of the optical system of an aligner etc. are measured using the reference pattern 64 exposed with the 1st photo mask of drawing 4 (b), and the pattern 63 of a device pattern configuration.

[0072] For example, measured-value ΔX_1 is obtained based on the distance between the siding of the direction of X inside a reference pattern 64, and the edge of the direction of X of the pattern 63 of a device pattern configuration.

[0073] On the other hand, the pattern 66 which imitated the device pattern which is in a reference

pattern 65 and the 2nd photo mask as shown like the patterns 63 and 64 of the 1st photo mask at drawing 4 (c) is formed also in the 2nd photo mask. The amount of location gaps of the direction of X between two kinds of correspondence patterns formed on the chip using this 2nd photo mask is also measured. The measured value is now set to ****X2** here.

[0074] Furthermore, the amount of location gaps between the 1st photo mask measured by the conventional marks 61 and 62 of doubling gap checking and the 2nd photo mask is measured as distance ****X12** between the sidings of the outside pattern 61 and the opposite sidings of the inside pattern 62 which are shown in drawing 4 (a).

[0075] Thus, from three obtained measurands, the amount of location gaps of the device pattern imprinted with the 1st photo mask and the device pattern imprinted with the 2nd photo mask (****X12D**) can be calculated as $\text{**X12D} = \text{**X12} + \text{**X1} + \text{**X2}$.

[0076] A highly precise superposition precision at the time of exposure by the photo mask can be acquired by amending ****X12D** in the case of the superposition exposure in the production process performed later so that this amount of location gaps may be made into zero.

[0077] Moreover, although the four way type of the doubling gap checking marks 63 and 66 of a device pattern configuration is enclosed by reference marks 64 and 65 by the mark of the example of this drawing 4 (b) and 4 (c), this invention may be the structure which not only a configuration such but the reference mark 64 in drawing 4 (b) doubled, and enclosed only X of the gap checking mark 63, and the 2-way of Y.

[0078] Moreover, the structure which arranges a device pattern on the both sides on both sides of a reference pattern is sufficient. Moreover, it is also good to arrange the reference pattern in the measurement field near the device pattern.

[0079] Next, the 4th example is explained with reference to drawing 5 and drawing 6 (a), and 6 (b). The schematic diagram of an alignment mark with which drawing 5 was formed combining a different pattern on the same photo mask, drawing 6 (a), and 6 (b) are the schematic diagrams of the doubling gap checking mark formed combining the pattern with which it differs on the same photo mask.

[0080] In this example, it sets at the lithography process in the manufacture process of a semiconductor device. When the 1st photo mask and 2nd photo mask are used and it exposes with the 1st or the 2nd photo mask The doubling gap checking mark and alignment mark of the photo mask In a configuration which includes a part of device pattern configuration [at least] included in the photo mask, an alignment mark and a doubling gap checking mark are formed combining the pattern with which it differs on the same photo mask.

[0081] However, when the doubling gap checking mark shown in the alignment mark shown in drawing 3 (a) and drawing 3 (b), and 3 (c), for example is used, even if the pattern dimension is equivalent to the device pattern, long side lay length is very long compared with the device pattern. In such a case, fault which these long marks did not assume by the device pattern in the process performed succeedingly may be caused.

[0082] For example, it is a problem about the pattern dependency of DISHINGU in a CMP process known well etc. For this reason, it is necessary to shorten the die length of a mark. Then, as shown in drawing 5, it is used, dividing an alignment mark. Moreover, it doubles, as shown in drawing 6 (a) and 6 (b), and it is used, also dividing a gap checking mark. That is, the thin pattern and the thick pattern are divided into plurality, respectively.

[0083] As shown in drawing 5, the alignment mark which becomes the 1st photo mask 41 from the thick pattern 42 and the thin pattern 43 is formed. An alignment mark is imprinted on a wafer using this.

[0084] As mentioned above, since the yields of the position error at the time of imprinting on a wafer by the thick pattern and the thin pattern differ, the location of a thick pattern and the location of a thin pattern are measured by signal processing, respectively, taking it into consideration.

[0085] Moreover, as shown in drawing 6 (a), it consists of thick patterns 46 formed with the thick pattern 45 in which, as for the gap checking mark, the doubling gap checking mark for large patterns was formed with the 1st photo-mask mask by doubling and the 2nd photo mask which were formed on

the wafer. Moreover, as shown in drawing 6 (b), the doubling gap checking mark for small patterns consists of thin patterns 48 formed with the thick pattern 47 formed with the 1st photo mask, and the 2nd photo mask.

[0086] Thus, if the object for patterns also with a thick doubling gap checking mark and the thin object for patterns are divided, respectively and are prepared, the doubling gap measurement to each pattern will be attained. In addition, the reference patterns 64 and 65 shown in drawing 4 (b) and 4 (c) as well as the 3rd example can be divided, and can be used. Thus, if constituted, the doubling gap measurement to each pattern will be attained.

[0087] Here, the sequential production process of a semiconductor device is explained with reference to drawing 7 and drawing 8. Drawing is a sectional view of the semiconductor device in each process. Here, the manufacture approach of the semiconductor device which applied the alignment approach of this invention is explained.

[0088] First, silicon oxide (SiO₂) 73 is formed on the semi-conductor substrates 70, such as silicon, and a photoresist 74 is covered on this. Negatives are exposed and developed using the 1st photo mask 71 constituted as the 1st thru/or the 4th example explained to this photoresist 74, and opening is formed (drawing 7 (a)).

[0089] This photoresist 74 is used as a mask, silicon oxide 73 is etched, and a contact hole is formed in silicon oxide 73. Next, the 1st-layer aluminum wiring 75 is formed on silicon oxide 73 (drawing 7 (b)). The 1st-layer aluminum wiring 75 is electrically connected with the semi-conductor substrate 70 through the contact hole.

[0090] Silicon oxide (SiO₂) 76 is formed so that this 1st-layer aluminum wiring 75 may be covered. Flattening of the silicon oxide 76 is carried out by CMP in a front face (drawing 7 (c)).

[0091] Next, a photoresist 77 is applied on silicon oxide 76. Negatives are exposed and developed using the 2nd photo mask 72 of the same configuration with the 1st thru/or the 4th example having explained to this photoresist 77, and opening is formed (drawing 8 (a)). This photoresist 77 is used as a mask, silicon oxide 76 is etched, and a contact hole is formed in this oxide film.

[0092] Next, after removing a photoresist 77, patterning formation of the 2nd-layer aluminum wiring 78 is carried out on silicon oxide 76. The 2nd-layer aluminum wiring 78 is electrically connected with the 1st-layer aluminum wiring 75 through the contact hole (drawing 8 (b)).

[0093] In this manufacture process, an alignment mark as well as the 1st example sets the 1st and 2nd photo masks, and both gap checking marks also contain some device patterns or an equivalent pattern. Therefore, the error under the effect of the aberration of projection optics used in the case of a pattern imprint is received to the same extent, consequently since both of the amounts of location gaps of a pattern are the same, formation of highly precise alignment, i.e., a device pattern, is attained.

[0094] Here, the outline in the condition of having formed much chips 11 on the wafers 1, such as silicon, with reference to drawing 9 is explained. To a wafer 1, formation arrangement of the chip 11 is carried out at the shape of a two-dimensional array, and the dicing line 12 is formed between chips 11. After processing a wafer 1, this wafer 1 is cut along the dicing line 12, and two or more chips 11 cut it down, and it is formed.

[0095] The alignment mark and doubling gap checking mark which were explained in the 1st thru/or the 4th example can be formed in the location which formed on ** dicing line or approached the device pattern on ** chip. Furthermore, the device pattern formed in one of the ** chips can also be used as an alignment mark and a doubling gap checking mark in a subsequent lithography process.

[0096]

[Effect of the Invention] Since according to this invention an alignment mark is also doubled and both gap checking marks also contain some device patterns or an equivalent pattern as explained in full detail above, the error under the effect of the aberration of projection optics used in the case of a pattern imprint is received to the same extent as a device pattern. Since both of the amounts of location gaps of a pattern are the same, this can expect highly precise alignment in the case of alignment. Moreover, highly precise measurement is attained in the case of superposition error measurement. Moreover, when a device pattern contains two or more kinds of patterns with which a dimension differs from a

configuration, even if the amount of location gaps by the aberration of projection optics etc. changes with patterns, alignment can be carried out with high precision.

[0097] Moreover, the amount of location gaps by the aberration of the projection optics of the device pattern of the 1st photo mask and the 2nd photo mask etc. can be measured, respectively, and the alignment approach that highly precise alignment is expectable, the superposition inspection approach, and a list can be provided with the photo mask used for these by using for the location amendment in the case of superposition exposure of the measurement result of the 1st photo mask and the 2nd photo mask.

[Translation done.]

PCL XL error

Subsystem: USERSTREAM

Error: MissingData

Operator: 0xf8

Position: 238